



VF-T20F256开发板介绍

深圳市奥唯思科技有限公司



CONTENTS

目录

01

SZOVS 公司介绍

02

易灵思FPGA开发板介绍

03

T20F256 FPGA芯片介绍

04

VF-T20F256 FPGA开发板介绍

05

VF-T20F256 Demo资料介绍

06

更多产品图片

01

PART



SZOVS 公司介绍



深圳市奥唯思科技有限公司

SHENZHEN OVS TECHNOLOGY CO.,LTD.

深圳市奥唯思科技有限公司 (SZOVS®), 成立于2021年, 坐落于深圳南山。公司核心团队有着数十年的**FPGA图像开发**经验, 以及**多媒体ASIC**芯片设计积累。

公司专注于**FPGA图像处理**平台推广、**全国产ISP**相机研制、**FPGA电子内窥镜系统**开发等, 致力于为客户提供快速可量产、高性价比的FPGA图像加速解决方案。

always



奥唯思

Verilog HDL关键字



<https://www.szovs.com>

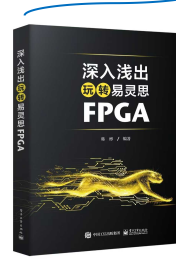
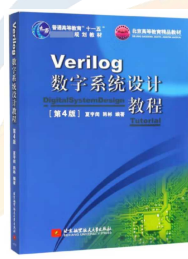
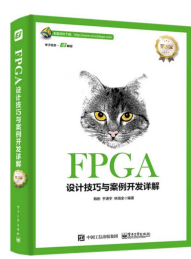
奥唯思, 为FPGA图像而生.....



我是作者：FPGA界·韩老师

CrazyBingo®

Coming Soon...



2008年

2012年

2015年

2022年

2024年

2025年

杭州电子科技大学 (本科)

西安电子科技大学 (硕士)

中兴微电子技术有限公司 (ZXIC)

深圳市奥唯思科技有限公司 (SZOVS)

18年来，从FPGA到图像处理，从逻辑设计到时序约束

- ◆ 入行FPGA 18年，玩转易灵思、高云、Xilinx、Altera、Lattice、紫光、安路、京微雅阁等FPGA
- ◆ 写过近10本FPGA书籍，大部分已经是高校的授课教程，培养FPGA下一代
- ◆ 指导 + 培养过无数FPGA设计、ASIC原型验证工程师
- ◆ 任多个高校 外聘授课教师、企业导师



商标/荣誉等

SZOVS



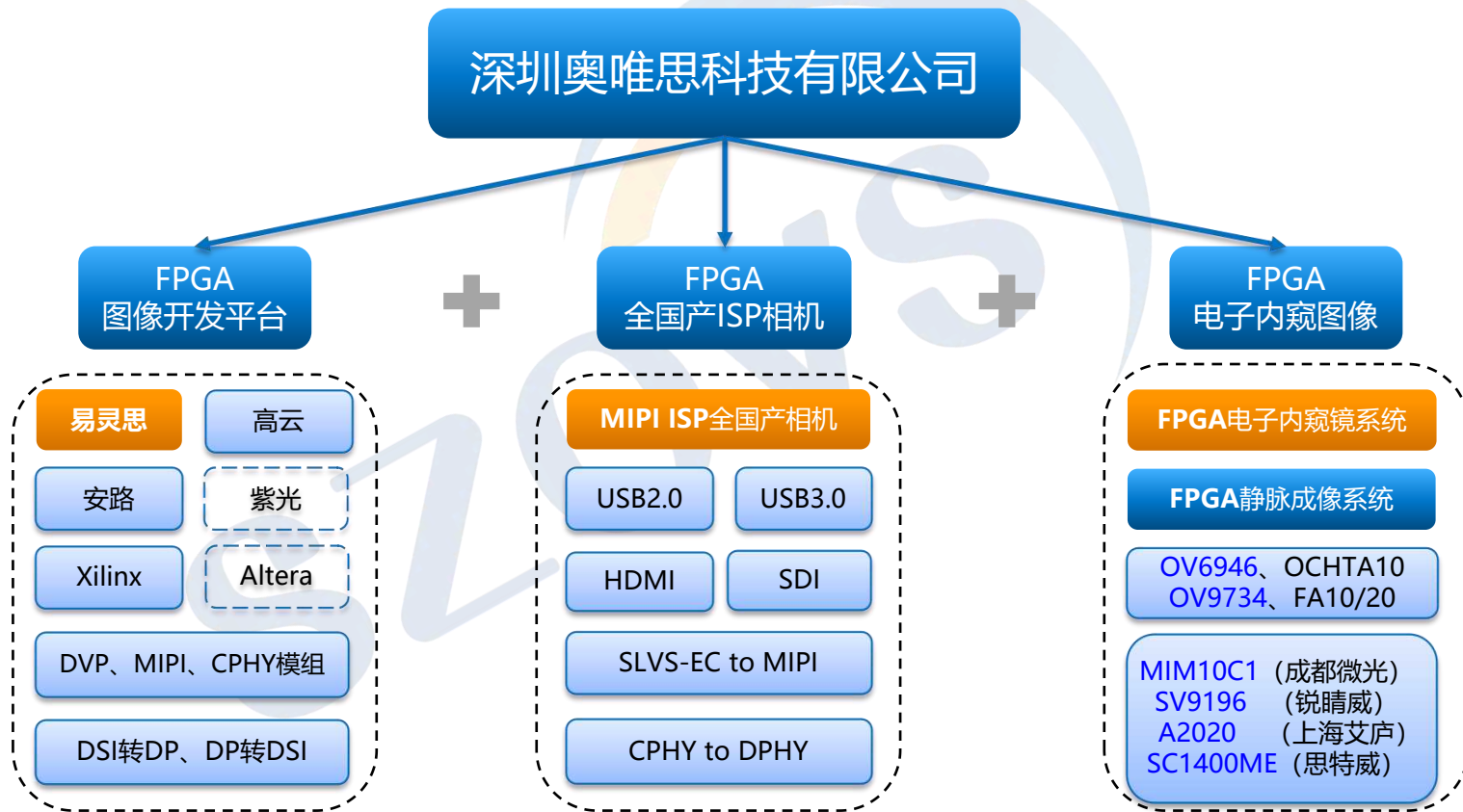
奥唯思专注于FPGA图像加速，致力于成为一流的FPGA图像方案供应商。

凭着FPGA行业十几年的技术积累，奥唯思帮客户快速方案落地，为**易灵思**、**高云**、**安路**、**Lattice**、**图为科技**、**创龙科技**、**思特威**、**成都微光**等知名企业提供FPGA图像解决方案，得到了市场广泛的支持与认可.....



奥唯思，为FPGA图像而生.....

www.szovs.com

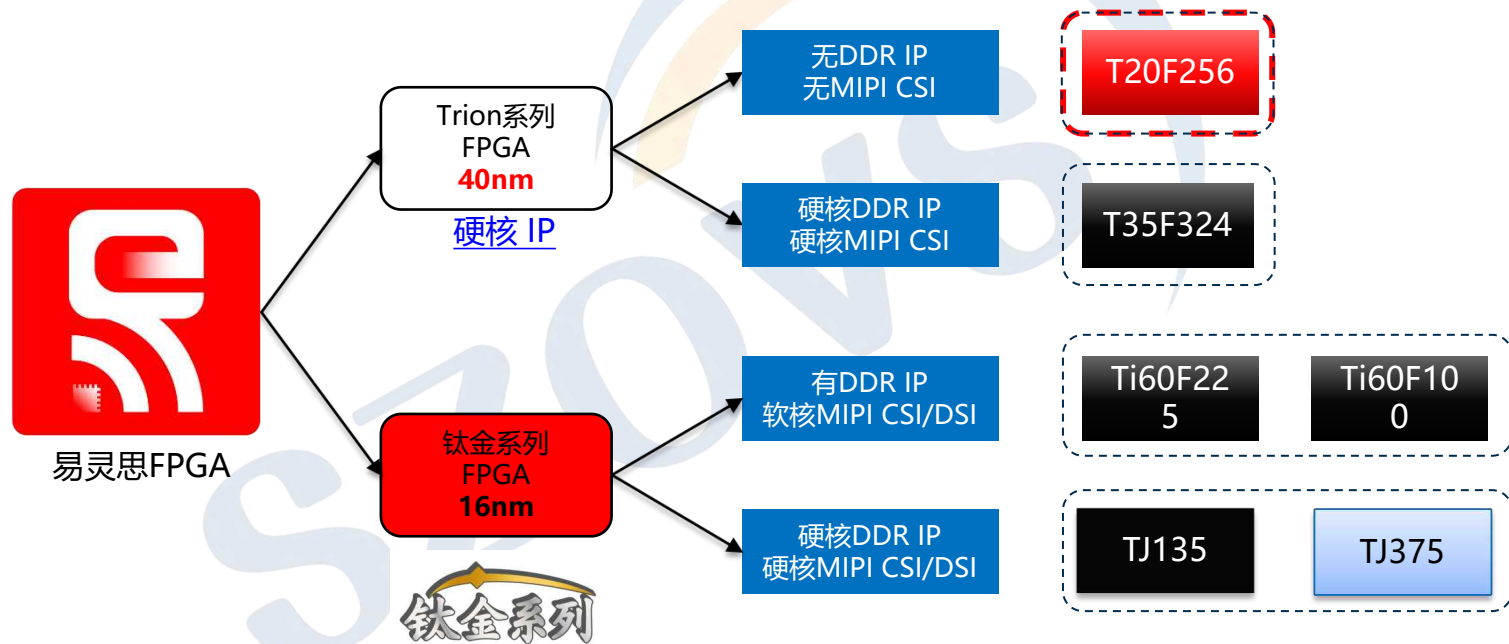


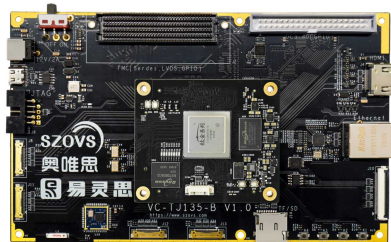
02

PART

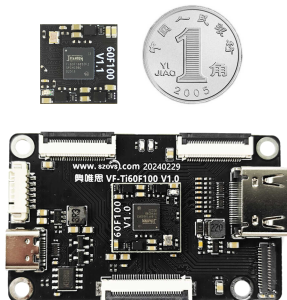


易灵思FPGA开发板介绍

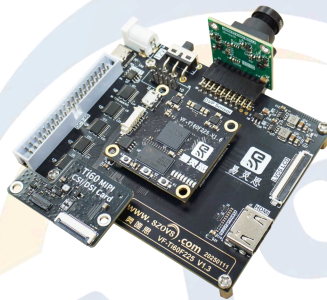




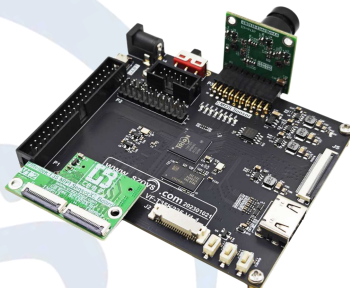
VF-TJ135
高性能硬核图像开发板



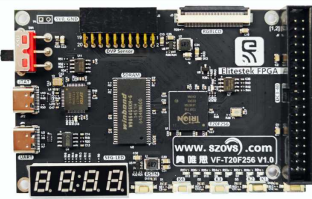
VF-Ti60F100
超小低功耗60K模块



VF-Ti60F225
钛金FPGA开发板



VF-T35F324
Trion FPGA开发板



VF-T20F256
Trion入门FPGA开发板

型号	系列	资源	存储	DVP	MIPI	图像接口	通信接口	特性描述
VF-TJ135	钛金 16nm	135K	LPDDR4 EMMC	/	√ 双目	MIPI 2.5G *2 HDMI, LVDS	UART 以太网	合封RISC-V 4核（主频 1G ） 16G 4lane Serdes RX/TX
VF-Ti60F100	钛金 16nm	60K	HyperRAM 合封32MB	/	√ 双目	MIPI CSI/DSI HDMI	UART	15*15mm 拇指核心板 60K合封32M内存MIPI应用
VF-Ti60F225	钛金 16nm	60K	DDR3	√	√	HDMI, LVDS, MIPI CSI/DSI	UART USB2.0卡	易灵思钛金16nm FPGA 低功耗高速MIPI开发
VF-T35F324	Trion 40nm	35K	DDR3	√	√ 双目	HDMI, LVDS MIPI CSI	UART USB2.0卡	易灵思钛金40nm FPGA 低功耗高速MIPI开发
VF-T20F256	Trion 40nm	20K	SDRAM	√		RGB HDMI子卡	UART USB2.0卡	入门级FPGA开发板 集成FPGA下载器

备注：按照易灵思产品规格容量排列



型号	厂家	色彩	靶面	像素	分辨率	曝光	帧率	接口	镜头	焦距	特性
VS-SC535HGS	思特威	黑白	2/3	3.45um	2440*2048	全局	80	MIPI DPHY	C口	16mm	大靶面、高分、全局
VS-SC2210	思特威	彩色	1/1.8	4um	1920*1080	卷帘	60	MIPI DPHY	M12	6mm	大靶面、低照度
VS-SC233HGS	思特威	黑/彩	1/2.6	3.0um	1920*1080	全局	120	MIPI DPHY	M12	3.6mm	全局、高速、1080P
VS-SC130GS	思特威	黑/彩	1/2.7	4um	1280*1024	全局	240	MIPI DPHY	M12	3.6mm	全局、高速、低照度
VS-SC1336	思特威	彩色	1/3	3.75um	1280*720	卷帘	60	DVP 8bit	M12	4mm	低成本, 小尺寸
VS-SC101IOT	思特威	彩色	1/4.2	2.9um	1280*720	卷帘	30	DVP 8bit	M12	4mm	彩色、集成ISP
VS-IMX586	索尼	彩色	1/2	0.8um	8000*6000	卷帘	30	MIPI CPHY	/	3.95mm	4800万, CPHY相机
VS-AR0135	Aptina	黑白	1/3	3.75um	1280*1024	全局	60	DVP 8bit	M12	3.6mm	全局黑白、车规
VS-MT9V034	Micron	黑白	1/3	6um	752*480	全局	60	DVP 8bit	M12	4mm	全局、850nm敏感
VS-OV5640	豪威	彩色	1/4	1.4um	2592*1944	卷帘	15	DVP 8bit	M12	4mm	彩色, 集成ISP

备注：提供基于易灵思FPGA的驱动Demoo

03

PART



T20F256 FPGA芯片介绍



特点	T4	T8	T13	T20	T35	T55	T85	T120
逻辑单元 (LEs)	3,888	7,384	12,828	19,728	31,680	54,195	84,096	112,128
掩模可编程存储(MPM)	✓	✓	✓	✓	—	—	—	—
嵌入式 RAM 位 (kb)	77	123	727	1,044	1,475	2,765	4,055	5,407
18x18 乘法器	4	8	24	36	120	150	240	320
锁相环 (PLLs)	1	5	5	7	7	8	8	8
最大 GPIO (1)	55	97	195	230	230	278	278	278
LVDS (TX, RX)	—	6, 6	13, 13	20, 26	20, 26	52, 52	52, 52	52, 52
DDR3, LPDDR3, LPDDR2 (1066 Mbps)	—	—	—	x16	x16	x32	x32	x32
内置 CSI-2 控制器的 MIPI 4Lane DPHY	—	—	2 RX 2 TX	2 RX 2 TX	2 RX 2 TX	3 RX 3 TX	3 RX 3 TX	3 RX 3 TX

T20F256 无DDR3/MIPI IP, T20F324才有

表 1: T20 FPGA Resources

LEs ⁽²⁾	Global Clock Networks	Global Control Networks	Embedded Memory (kbits)	Embedded Memory Blocks (5 Kbits)	Embedded Multipliers
19,728	Up to 16	Up to 16	1044.48	204	36



Features

- High-density, low-power Quantum® architecture
- Built on SMIC 40 nm process
- Core leakage current as low as 6.8 mA⁽¹⁾
- FPGA interface blocks
 - GPIO
 - PLL
 - LVDS 800 Mbps per lane with up to 20 TX pairs and 26 RX pairs
 - MIPI DPHY with CSI-2 controller hard IP, 1.5 Gbps per lane
 - DDR3, LPDDR3, LPDDR2 x16 PHY with memory controller hard IP, up to 1066 Mbps
- Programmable high-performance I/O
 - Supports 1.8, 2.5, and 3.3 V single-ended I/O standards and interfaces
- Flexible on-chip clocking
 - 16 low-skew global clock signals can be driven from off-chip external clock signals or PLL synthesized clock signals
 - PLL support
- Flexible device configuration
 - Standard SPI interface (active, passive, and daisy chain)
 - JTAG interface
 - Optional Mask Programmable Memory (MPM) capability
- Fully supported by the Efinity® software, an RTL-to-bitstream compiler

表 1: T20 FPGA Resources

LEs ⁽²⁾	Global Clock Networks	Global Control Networks	Embedded Memory (kbits)	Embedded Memory Blocks (5 Kbits)	Embedded Multipliers
19,728	Up to 16	Up to 16	1044.48	204	36

04

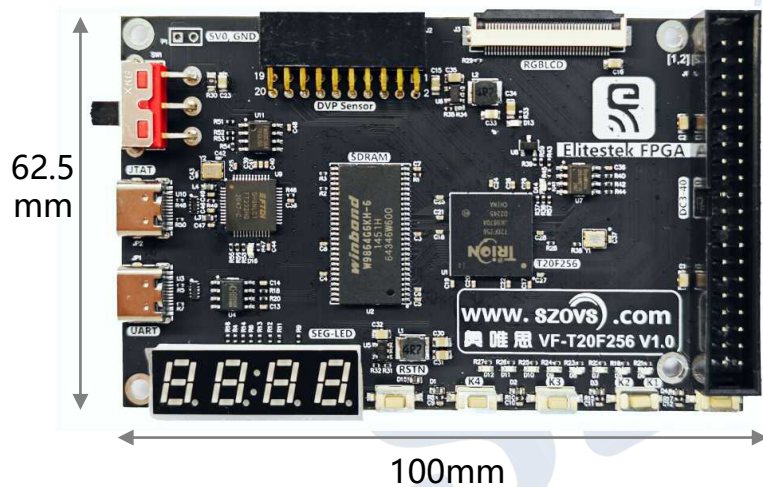
PART



VF-T20F256 开发板介绍



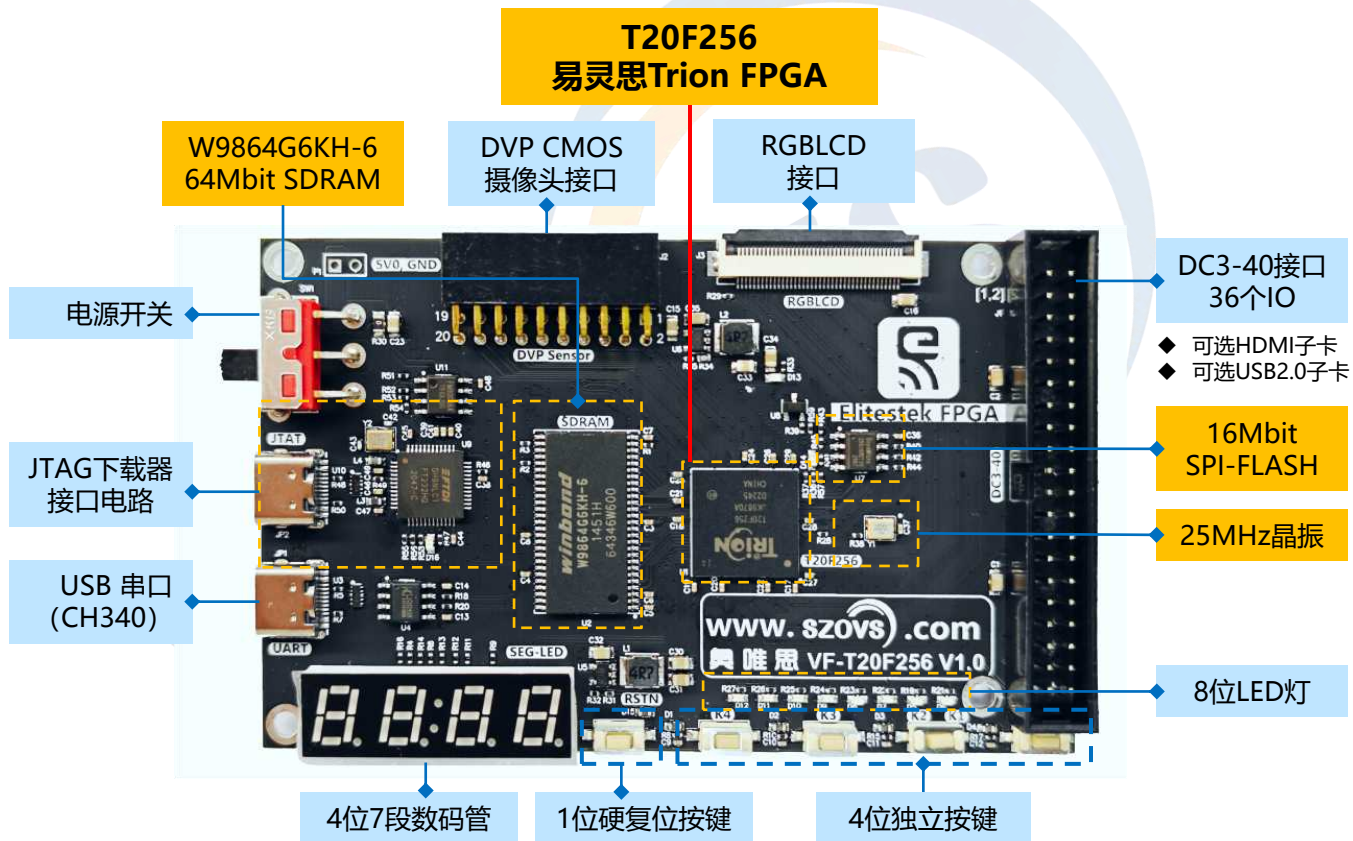
VF-T20F256 开发板参描述



参数	描述
供应商	奥唯思 科技
核心板型号	VF-T20F256开发板
FPGA厂家	易灵思 (国产FPGA) 系列
FPGA型号	T20F256
FPGA资源	<ul style="list-style-type: none">20K 逻辑单元, 集成SDRAM IP, 36个DSP1044 kbits, 5 PLLs
PCB工艺	4层 1.6mm 沉金 黑色/绿色
板载芯片	<ul style="list-style-type: none">1个25MHz有源晶振1个16Mbit SPI-FLASH1个64Mbit SDARM (W9864G6KH-6)
板载外设	<ul style="list-style-type: none">1个TypeC USB串口8个LED测试灯1个硬复位附件, 4个FPGA独立按键1个4位7段数码管1个DVP CMOS摄像头接口1个RGB LCD屏FPC接口 (5.5寸800*480、7寸12024*600)1个DC3-40用户接口 (36 IO, 可扩USB2.0、HDMI等)
JTAG接口	板载TypeC接口的易灵思FPGA下载器
供电	USB TypeC供电

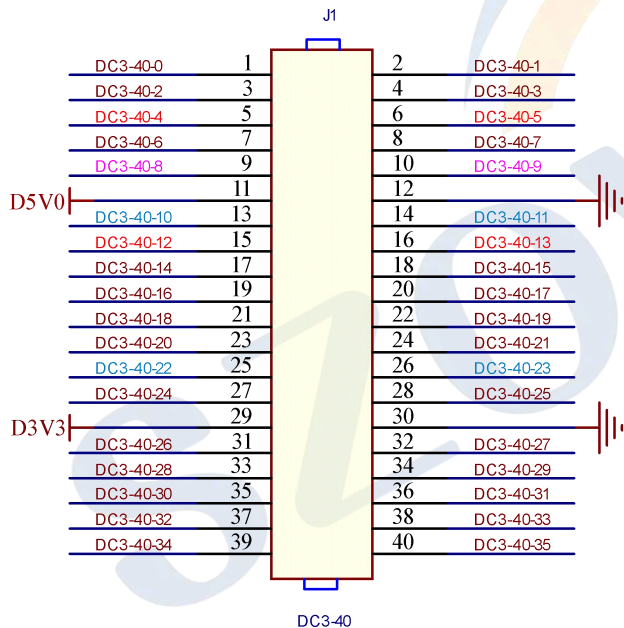


VF-T20F256 接口介绍





VF-T20F256 DC3-40接口定义



定义		DC3-40编号			定义
GPIOL_42	D0	1	2	D1	GPIOL_24_CLK0
GPIOL_35_CTRL7	D2	3	4	D3	GPIOL_27_CLK3
GPIOL_43	D4	5	6	D5	GPIOL_28_CLK4
GPIOL_55	D6	7	8	D7	GPIOL_47
GPIOL_49	D8	9	10	D9	GPIOL_67
	D5V0	11	12	GND	
GPIOL_54	D10	13	14	D11	GPIOL_60
GPIOL_56	D12	15	16	D13	GPIOL_72
GPIOL_70_CBSEL0	D14	17	18	D15	GPIOR_76_PLLIN0
GPIOL_73	D16	19	20	D17	GPIOL_68
GPIOR_87	D18	21	22	D19	GPIOR_86
GPIOR_85	D20	23	24	D21	GPIOR_99
GPIOR_89	D22	25	26	D23	GPIOL_66
GPIOL_71_STATUS	D24	27	28	D25	GPIOR_78
	D3V3	29	30	GND	
GPIOR_80	D26	31	32	D27	GPIOR_79
GPIOR_82	D28	33	34	D29	GPIOR_84
GPIOR_83	D30	35	36	D31	GPIOR_93
GPIOR_95	D32	37	38	D33	GPIOR_97
GPIOR_90	D34	39	40	D35	GPIOR_92

05

PART



FPGA开发板 Demo资料介绍



序号	工程名	设计描述
0	00_T20F256_FLASH_Loader	VF_T20F256 SPI-FLASH桥接工程（仅固化用bit）
1	01_LED_8bit_Addr_Test	板载8bit LED自加工程
2	02_LED_8bit_Water_Test	板载8bit LED流水灯工程
3	03_KEY_4bit_Test	板载4bit按键测试工程
4	04_SEG_4bit_Test	板载4bit数码管测试工程
5	05_UART_115200_Test	板载UART串口115200波特率测试工程
6	06_RGBLCD_800480_Test	800*480 RGBLCD驱动工程
7	07_SDRAM_LCD_800480_Test	基于SDRAM读写的800*480 LCD显示工程
8	08_MT9M001_800480_Test	基于MT9M001摄像头的实时显示系统(1280*1024 crop到800*480)
9	09_OV5640_800480_Test	基于OV5640摄像头的实时采集显示系统(800*480)
10	10_MT9V034_800480_Test	基于MT9V034摄像头的实时采集显示系统(752*480填充显示于800*480)
11	11_AR0135_800480_Test	基于AR0135摄像头的实时采集显示系统(1280* 720 crop到800*480)
12	12_SC1336_800480_Test	基于SC1336摄像头的实时采集显示系统(1280*720 crop到800*480)

◆同时根据采购选型，亦可提供基于7寸1024*600 LCD的工程，以及基于配套HDMI子卡的工程

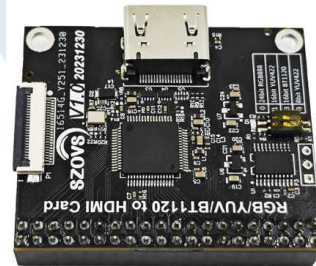


VF-T20F256 FPGA开发板



800*480 RGB IPS触摸屏

可选



ADV7513 HDMI输出子卡

可选



无需下载器，板载集成！



USB2.0 68013通信子卡

可选



可选



多款
相机



06

PART



更多图片展示

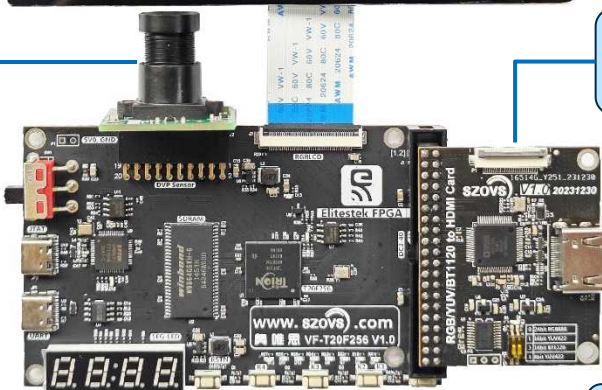


DVP CMOS模组, 支持

- 130万彩色MT9M001
- 500万彩色OV5640
- 30万黑白MT9V034
- 130万黑白AR0135
- 130万彩色SC1336

- 5.5寸800*480 RGBLCD
- 7寸1024*600 RGBLCD

- HDMI1.4输出子卡
- 最高支持1080P60



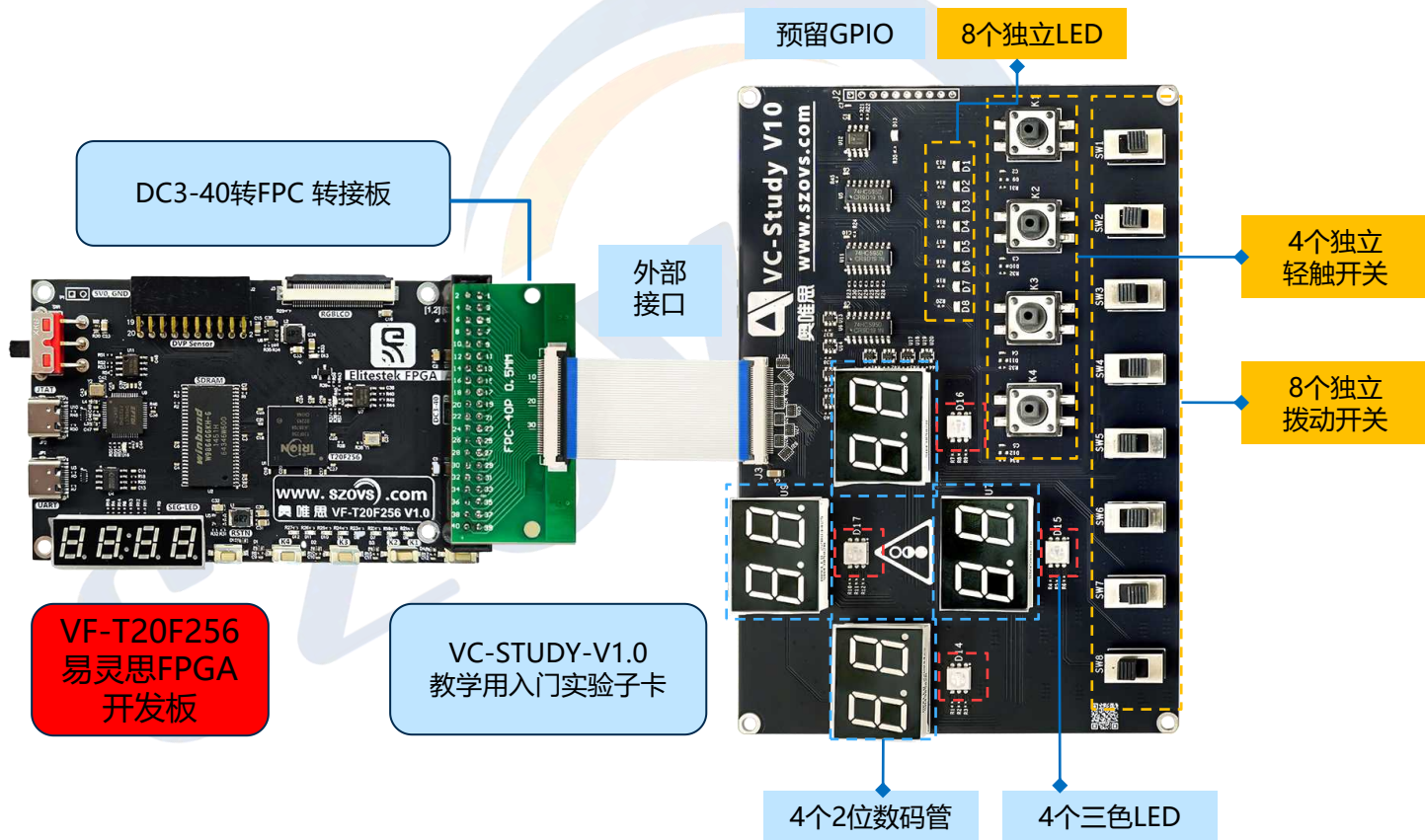
VF-T20F256
易灵思FPGA
开发板



- USB2.0子卡
- 提供PC Demo



基于T20的教学用入门实验子卡



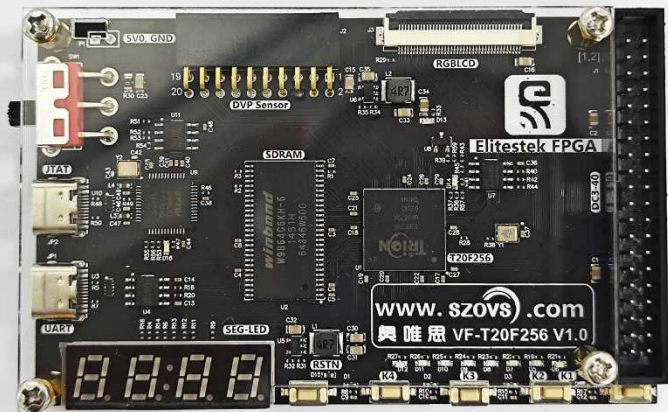


序号	工程名	设计描述
1	V1_LED_74HC595_Test	基于74HC595的串转并LED测试
2	V2_Sw_Test	拨动开关测试
3	V3_Key_Test	轻触按键测试
4	V4_RGB_LED_Test	三色LED测试
5	V5_EEPROM	EEPROM读写测试
6	V6_SEG_74HC595_Test	基于74HC595的数码管驱动测试
7	V7_SEG_74HC595_Dynamic_Test	动态数码管显示实验



更多VF-T20F256图片

SZOVS



奥唯思，为FPGA图像而生...



THANKS

官方网站: www.szovs.com (资料下载)

官方淘宝: <https://szovs.taobao.com>

“奥唯思FPGA” 店铺

FPGA论坛: www.crazyfpga.com

FPGA交流群: 851598171 (QQ)

✉ cb@szovs.com

📍 深圳市南山区朗山路11号同方科兴科学园E栋501



CrazyFPGA
公众号



深圳奥唯思
官微



企微业务
联系方式